

PAT-NO: JP403072318A  
DOCUMENT-IDENTIFIER: JP 03072318 A  
TITLE: ACTIVE MATRIX DISPLAY  
DEVICE  
PUBN-DATE: March 27, 1991

INVENTOR-INFORMATION:

NAME

IMAYA, AKIHIKO

KATO, HIROAKI

OKA, HIROSHI

MIYANOCHI, MAKOTO

HIROBE, TOSHIHIKO

NAGAYASU, TAKAYOSHI

ASSIGNEE-INFORMATION:

NAME

COUNTRY

SHARP CORP

N/A

APPL-NO: JP01209400

APPL-DATE: August 11, 1989

INT-CL (IPC): G02F001/1333, G02F001/1343 ,

G02F001/136

US-CL-CURRENT: 349/149

ABSTRACT:

PURPOSE: To contrive an improvement in yield and reduction in cost by providing a 1st wiring and a 2nd wiring covering the 1st wiring in a scanning line.

CONSTITUTION: The scanning line has the 1st wiring 25 and the 2nd wiring 26. The 2nd wiring 26 is formed by coating the 1st wiring 25. The 1st wiring 26 is, therefore, formed of, for example, metals, such as Al, Mo and Cu having low resistance and the 2nd wiring 26 is formed of, for example, metals, such as Ta and W, having excellent etchant resistance. The scanning line having the low resistance and the sufficient etchant resistance even in a later etching stage is provided by forming the wirings of such materials. The yield of the display device is improved in this way and the cost thereof is reduced.

COPYRIGHT: (C)1991,JPO&Japio

## ⑫ 公開特許公報(A) 平3-72318

⑤Int.Cl.<sup>3</sup> 識別記号 庁内整理番号 ⑬公開 平成3年(1991)3月27日  
 G 02 F 1/1333 5 0 0 7610-2H  
 1/1343 5 0 0 7610-2H  
 1/136 5 0 0 9018-2H  
 審査請求 未請求 請求項の数 1 (全6頁)

⑭発明の名称 アクティブマトリクス表示装置

⑯特 願 平1-209400

⑰出 願 平1(1989)8月11日

⑱発 明 者 今 矢 明 彦 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社  
内⑲発 明 者 加 藤 博 章 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社  
内⑳発 明 者 岡 博 史 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社  
内㉑発 明 者 宮 後 誠 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社  
内

㉒出 願 人 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号

㉓代 理 人 弁理士 山本 秀策

最終頁に続く

## 明 細 書

## 1. 発明の名称

アクティブマトリクス表示装置

## 2. 特許請求の範囲

1. 少なくとも一方が透光性を有する一対の基板と、該基板間に封入され印加電圧にตอบสนองして光学的特性が変調される表示媒体と、該基板の何れか一方の基板内面にマトリクス状に配された絵素電極と、該絵素電極に接続されたスイッチング素子と、該スイッチング素子に接続された走査線と、を有するアクティブマトリクス表示装置であって、

該走査線が、第1の配線と、該第1の配線を被覆する第2の配線と、を有しているアクティブマトリクス表示装置。

## 3. 発明の詳細な説明

(産業上の利用分野)

本発明は絵素電極をマトリクス状に配し、高密度の表示を行うアクティブマトリクス表示装置に関する。

(従来の技術)

従来より、液晶表示装置、EL表示装置、プラズマ表示装置等に於いてはマトリクス状に配列された絵素電極を選択することにより、画面上に表示パターンが形成される。絵素電極の駆動方式として、個々の独立した絵素電極を配列し、この絵素電極のそれぞれにスイッチング素子を連結して駆動するアクティブマトリクス駆動方式が知られている。絵素電極を選択駆動するスイッチング素子としては、TFT(薄膜トランジスタ)素子、MIM(金属-絶縁層-金属)素子等が一般的に用いられている。アクティブマトリクス駆動方式は、高コントラストの表示が可能であり、液晶テレビジョン、ワードプロセッサ、コンピュータの端末表示装置等に実用化されている。

第3図に従来の表示装置に用いられるアクティブマトリクス基板の一例を示す。ゲートバス配線24に直交してソースバス配線5が設けられ、ゲートバス配線24とソースバス配線5との交差点近傍のゲートバス配線24上に、TFT7が設けられている。TFT7のソース電極15とソース

バス配線 5 とはソース枝配線 8 によって接続されている。TFT7 のドレイン電極 16 は絵素電極 6 に接続されている。ゲートバス配線 24 とソースバス配線 5 との間には、後述するゲート絶縁膜 11 が介在している。

第 4 図に、第 3 図の基板を用いた表示装置の第 3 図に於ける IV-IV 線に沿った断面図を示す。ガラス基板 1 上の全面に  $Ta_2O_5$ 、 $Al_2O_3$ 、又は  $Si_3N_4$  等の窒化シリコン（以下では「 $SiN_x$ 」と称する）から成るベースコート膜 2 が形成され、ベースコート膜 2 上に Ta、W 等の金属から成るゲートバス配線 24 がパターン形成されている。ゲート電極 9 はゲートバス配線 24 の一部として形成され、従って、ゲート電極 9 も Ta、W 等の金属で形成されている。Ta、W 等の金属は、後の例えば TFT7 の形成工程でのエッチャントに対し耐エッチャント性が高いので、ゲートバス配線 24 及びゲート電極 9 の上に形成されるゲート絶縁膜 11 等に僅かなピンホールが存在しても、これらの配線 24 及び電極 9 は浸食されない。

枝配線 8 を介して接続されている。

TFT7、絵素電極 6 等が形成された基板 1 の全面に、 $SiN_x$  から成る保護膜 17 が堆積され、保護膜 17 上には配向膜 19 が形成されている。ガラス基板 1 に対向するガラス基板 20 上に、カラーフィルタ 21、対向電極 22、及び配向膜 23 が順次形成されている。2 つの基板 1 及び 20 の間に液晶 18 が封入され、アクティブマトリクス表示装置が構成されている。この表示装置では、走査信号がゲートバス配線 24 に順次入力され、これに対応するソースバス配線 5 に画像信号が入力され、絵素電極 6 が駆動される。

（発明が解決しようとする課題）

このようなアクティブマトリクス表示装置に於いて、高密度の表示を行うには非常に多数の絵素電極 6 と TFT7 とを配することが必要である。絵素電極 6 及び TFT7 の数が増加するに従い、ゲートバス配線 24 及びソースバス配線 5 の数も増加することになる。精細な画像表示を行う表示装置では、例えば 400 本以上のゲートバス配線

この基板 1 の全面に  $SiN_x$  から成るゲート絶縁膜 11 が形成されている。ゲート電極 9 上には上述のゲート絶縁膜 11 を介して、アモルファスシリコン（以下では「a-Si」と称する）から成る真性半導体層 12 が形成され、真性半導体層 12 上には  $SiN_x$  から成る半導体層保護膜 13 が形成されている。半導体層保護膜 13 は後のソース電極及びドレイン電極を形成する工程で、エッチングストップとして機能する。真性半導体層 12 上及び半導体層保護膜 13 上にはコンタクト層 14、14 が設けられている。更に、コンタクト層 14、14 上にはそれぞれソース電極 15 及びドレイン電極 16 が形成され、ドレイン電極 16 には ITO から成る絵素電極 6 が接続されている。

多数のこのような絵素電極 6 がマトリクス状に配され、各絵素電極 6 に接続された TFT7 がゲートバス配線 24 上に形成されて、アクティブマトリクス基板が構成されている。ソースバス配線 5 はゲートバス配線 24 の方向に対して直角方向に並ぶそれぞれの TFT7 のソース電極 15 に、

24 と、600 本以上のソースバス配線 5 とが設けられる。このような高精細な表示を行う装置ではゲートバス配線 1 本当たりの書き込み時間は、数十マイクロ秒となる。ゲートバス配線 24 に比較的大きい比抵抗を有する Ta、W 等の金属を用いた従来の表示装置では、このような短い時間内に十分な電圧を全てのゲート電極 9 に印加することができない。即ち、ゲートバス配線 24 上の入力部近傍に比べ、該入力部から遠い部分で信号遅延が生じることになる。この信号遅延により、上記の書き込み時間内に十分な電圧が絵素電極 6 に印加されない。従って、同一ゲートバス配線 24 の入力部から遠い部分に接続された絵素に表示不良が生じることとなる。

この問題点を解決するため、ゲートバス配線 24 及びゲート電極 9 を Al、Mo、Cu 等の低抵抗の金属で形成することが行われている。しかし、このような金属材料でゲートバス配線 24 を形成すると、これらの金属材料は後の例えば TFT7 や絵素電極 6 の形成工程で用いられるエッチャン

トに対する耐エッチャント性が低いため、欠陥の少ないゲートバス配線24を得るのが困難となる。即ち、ゲート絶縁膜11やその上に形成されるレジスト等に僅かなピンホールが存在すると、その下に形成されたゲートバス配線24がエッチャントによって侵食されてしまうのである。

また、ゲートバス配線24を2層構造とし、下層を上述のAl、Mo、Cu等の金属で形成し、上層をTa、W等の金属で形成することが提案されている。Ta、W等の金属は前述のように比較的耐エッチャント性に優れているので、後のエッチング工程を経ても欠陥の少ないゲートバス配線が得られる。しかし、このような2層の構成では上層と下層とに生じる内部応力の違いにより、後工程で膜剥がれが起こり易いという新たな問題点が生じる。

本発明は上述の問題点を解決するものであり、本発明の目的は、低抵抗で、しかも、後のエッチング工程に於いても十分な耐エッチャント性を有する走査線を備えたアクティブマトリクス表示装

置を提供することである。

(課題を解決するための手段)

本発明のアクティブマトリクス表示装置は、少なくとも一方が透光性を有する一対の基板と、該基板間に封入され印加電圧にตอบสนองして光学的特性が変調される表示媒体と、該基板の何れか一方の基板内面にマトリクス状に配された絵素電極と、該絵素電極に接続されたスイッチング素子と、該スイッチング素子に接続された走査線と、を有するアクティブマトリクス表示装置であって、該走査線が、第1の配線と、該第1の配線を被覆する第2の配線と、を有しており、そのことによって上記目的が達成される。

(作用)

本発明のアクティブマトリクス表示装置では、走査線が第1の配線と第2の配線とを有し、第2の配線が第1の配線を被覆して形成されている。このような走査線の構成により、第1の配線を例えば低抵抗のAl、Mo、Cu等の金属で形成し、第2の配線を例えば耐エッチャント性に優れたT

a、W等の金属で形成することができる。このような材料で形成することにより、低抵抗で、しかも、後のエッチング工程に於いても十分な耐エッチャント性を有する走査線を備えたアクティブマトリクス表示装置が得られる。

(実施例)

本発明を実施例について以下に説明する。第1図に、本発明の表示装置に用いられるアクティブマトリクス基板の平面図を示す。ゲートバス配線24に直交してソースバス配線5が設けられ、ゲートバス配線24とソースバス配線5との交差位置には、後述するゲート絶縁膜11が介在している。ゲートバス配線24とソースバス配線5との交差点近傍のゲートバス配線24上には、TF T 27が設けられている。TF T 27のソース電極15とソースバス配線5とはソース枝配線8によって接続されている。TF T 27のドレイン電極16は絵素電極6に接続されている。

第2図に、第1図の基板を用いた表示装置の第1図に於けるII-II線に沿った断面図を示す。ガ

ラス基板1上の全面にベースコート膜2が3000Åの厚さに形成されている。ベースコート膜2にはTa<sub>2</sub>O<sub>5</sub>、Al<sub>2</sub>O<sub>3</sub>、SiN<sub>x</sub>(例えばSi<sub>3</sub>N<sub>4</sub>)等が用いられるが、本実施例ではTa<sub>2</sub>O<sub>5</sub>を用いた。ベースコート膜2上には走査信号を供給するゲートバス配線24が形成されている。ゲート電極9はゲートバス配線24の一部として形成されている。

本実施例では、ゲートバス配線24は第1の配線25と、第1の配線25を被覆する第2の配線26とを有している。第2の配線26は第1の配線25を完全に被覆して形成されている。同様に、ゲートバス配線24の一部として形成されたゲート電極9は、第1の電極3と、第1の電極3を被覆する第2の電極4とを有している。第2の電極4は第1の電極3を完全に被覆して形成されている。第1の配線25及び第1の電極3はAl-Siから成り、1500Åの厚さに形成されている。第2の配線26及び第2の電極4はTaから成り、第1の配線25及び第1の電極3の上下に於いて、

それぞれ1000Åの厚さに形成されている。

第2の配線26及び第2の電極4上には、 $Ta_2O_5$ から成る陽極酸化膜10が形成されている。陽極酸化膜10はゲート絶縁膜として機能する。陽極酸化膜10上には $SiNx$ から成るゲート絶縁膜11が、全面に堆積されている。ゲート絶縁膜11の厚さとしては1500～6000Åが適しているが、本実施例では2000～3500Åに設定した。

ゲート電極9上方のゲート絶縁膜11上には、 $a-Si$ から成る真性半導体層12が形成されている。更に真性半導体層12の上には、真性半導体層12の上面を保護するために、 $SiNx$ から成る半導体層保護膜13が設けられている。半導体層保護膜13は後のソース電極及びドレイン電極を形成する工程で、エッチングストップとして機能する。真性半導体層12及び半導体層保護膜13の上には、 $n$ 型 $a-Si$ から成るコンタクト層14、14が形成されている。コンタクト層14、14はソース電極15及びドレイン電極16との

オーミックコンタクトをとるために設けられている。

ソース電極15及びドレイン電極16には、 $Al$ 、 $Mo$ 、 $Ti$ 、 $Ni$ 等の金属が用いられるが、本実施例では $Ti$ が用いられ、その厚さは3000Åである。ドレイン電極16にはITOから成る絵素電極6が接続されている。ソースバス配線5及びソース支線8は、ソース電極15及びドレイン電極16と同時に形成される。ソースバス配線5をゲートバス配線24と同様に2層構造とすることも可能であるが、本実施例では一層とした。

TFT27、絵素電極6等が形成された基板1の全面に、 $SiNx$ から成る保護膜17が堆積されている。保護膜17の厚さとしては2000～10000Åが適切であるが、本実施例では約5000Åとした。保護膜17上には配向膜19が形成されている。

ゲート絶縁膜11及び保護膜17に、上述の $SiNx$ 以外の $SiO_2$ 、 $Ta_2O_5$ 、 $Al_2O_3$ 、その他の酸化物、窒化物を用いることもできる。また、

保護膜17は本実施例のように全面に形成せずに、絵素電極6の中央部で除去した窓あき構造としてもよい。

上述のガラス基板1に対向するガラス基板20上に、カラーフィルタ21、対向電極22、及び配向膜23が順次形成されている。2つの基板1及び20の間に液晶18が封入され、アクティブマトリクス表示装置が構成されている。

本実施例の表示装置では、ゲートバス配線24が $Al-Si$ から成る第1の配線25を有しているので、ゲートバス配線24の抵抗は低減されている。そのため、ゲートバス配線24の1本当りの書き込み可能な時間内に、充分な電圧を該ゲートバス配線24上の全てのゲート電極9に印加することができ、前述の信号遅延の問題が解消される。

また、第1の配線25及び第1の電極3はゲートバス配線24及びゲート電極9の芯となる部分に形成されており、その周囲には $Ta$ 金属から成る第2の配線26及び第2の電極4が形成されて

いる。そのため、ゲートバス配線24及びゲート電極9を形成した後の、例えばTFT27の形成工程に於けるエッチャントによって、第1の配線25及び第1の電極3がエッチャントに曝されることがない。

また、 $Ta$ 金属は陽極酸化が可能なので、ゲートバス配線24及びゲート電極9上に陽極酸化膜10を形成することができる。陽極酸化膜10の形成により、第1の配線25及び第1の電極3を、更に確実に後工程でのエッチャントから保護することができる。

上記実施例ではアクティブマトリクス表示装置について説明したが、本発明はこれに限定されるものではない。また、本実施例ではスイッチング素子としてTFTを用いた場合について説明したが、本発明は他の例えば、MIM素子、ダイオード、バリスタ等の素子を用いた表示装置にも用いることができる。

(発明の効果)

本発明のアクティブマトリクス表示装置は、低

抵抗で、しかも、後のエッチング工程に於いても充分な耐エッチャント性を有する走査線を有している。従って、本発明によれば表示装置の歩留りが向上し、表示装置のコストが低減される。更に、本発明は表示装置の大型化、高精細化にも適用され得る。

#### 4. 図面の簡単な説明

第1図は本発明の表示装置に用いられるアクティブマトリクス基板の平面図、第2図は第1図の基板を用いた表示装置の第1図に於けるII-II線に沿った断面図、第3図は従来の表示装置に用いられるアクティブマトリクス基板の平面図、第4図は第3図の基板を用いた表示装置の第3図に於けるIV-IV線に沿った断面図である。

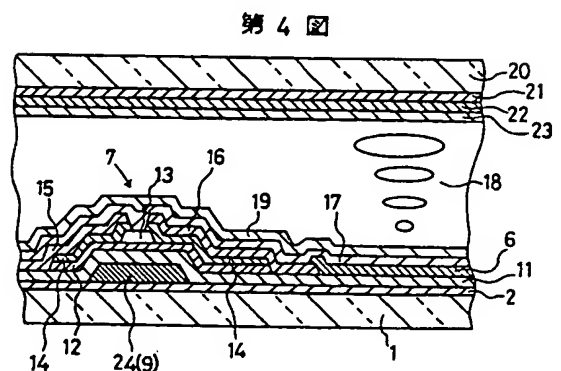
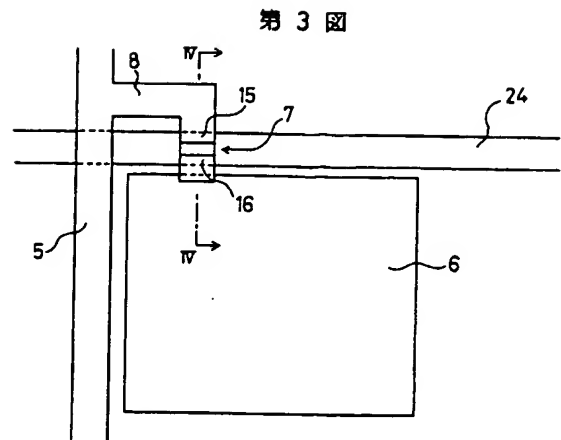
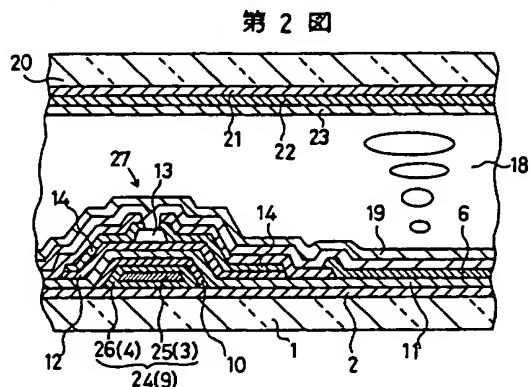
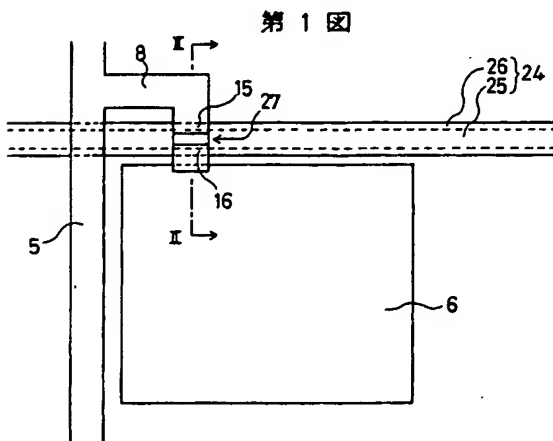
1、20…ガラス基板、2…ベースコート膜、3…第1の電極、4…第2の電極、5…ソースバス配線、6…絵素電極、8…ソース枝配線、9…ゲート電極、10…隔極酸化膜、11…ゲート絶縁膜、12…真性半導体層、13…半導体層保護膜、14…コンタクト層、15…ソース電極、1

6…ドレイン電極、17…保護膜、18…液晶、19、23…配向膜、21…カラーフィルタ、22…対向電極、24…ゲートバス配線、25…第1の配線、26…第2の配線、27…TFT。

以上

出願人 シャープ株式会社

代理人 弁理士 山本秀策



第 1 頁の続き

⑦発 明 者	広 部	俊 彦	大阪府大阪市阿倍野区長池町22番22号	シヤープ株式会社 内
⑧発 明 者	永 安	孝 好	大阪府大阪市阿倍野区長池町22番22号	シヤープ株式会社 内